

Design and Implementation of a Domestically Produced L-band Frequency Synthesizer

Ruijiao Fu

China Academy of Network Communications, Shijiazhuang, Hebei, 050000, China

Abstract

In recent years, the embargo on imported chips has gradually expanded, and it is urgent for the domestic development of new research and design semiconductor industry technology. With the improvement of electronic technology development level, China has emerged a group of excellent chip development manufacturers, which can completely replace imported chips in various electronic products. This paper proposes an L-band frequency synthesizer designed using domestic chips, in which the MCU chip is mainly controlled by Zhaoyi Innovation's GD32F103RCT6, and the frequency synthesizer chip is designed using Chengdu Zhenxin Technology's GM4384A. The experimental test results show that the frequency synthesizer meets the requirements and can be applied to various communication systems. At the same time, a design plan was proposed to further achieve national industrialization.

Keywords

frequency synthesizer; MCU; localization

一种国产化 L 波段频率综合器的设计与实现

符瑞娇

中国网络通信研究院, 中国·河北 石家庄 050000

摘要

近年来, 进口芯片的禁运逐步扩大, 新研制设计半导体产业技术水平国产化发展迫在眉睫。随着电子科技发展水平的提升, 中国出现一批优秀的芯片研制厂家, 可以达到完全代替进口芯片应用在各类电子产品上。论文提出了一种采用国产芯片进行设计的L波段频率综合器, 其中主要控制MCU芯片采用兆易创新的GD32F103RCT6, 频率综合芯片采用成都振芯科技的GM4384A。实验测试结果表明, 频率综合器满足指标要求, 可适用于多种通信系统。同时, 提出了进一步实现全国产化的设计方案。

关键词

频率综合器; 微控制器; 国产化

1 引言

近年来进口芯片的禁运逐步扩大, 越来越多厂家和种类的进口芯片的使用受到了限制, 中国电子行业对芯片国产化的需求越来越迫切: 一方面是需要对于现有产品进行 Pin To Pin 替换, 另一方面需要对新研制产品进行国产化设计^[1]。随着中国半导体产业技术水平的发展, 中国出现了一批优秀的芯片研制厂家, 研制出的部分芯片指标良好, 完全可以代替进口芯片应用在各类电子产品上。

2 频率综合器的设计

L 波段频率综合器主要设计指标是:

①射频输出电平大于 10 dBm。

②相位噪声指标小于: -70 dBc/Hz @ 100 Hz; -80 dBc/Hz @ 1 kHz; -90 dBc/Hz @ 10 kHz; -100 dBc/Hz @ 100 kHz。

L 波段频率综合器主要由频综电路, 控制电路, 放大电路, 滤波电路, 电源电路组成。方案框图如图 1 所示。

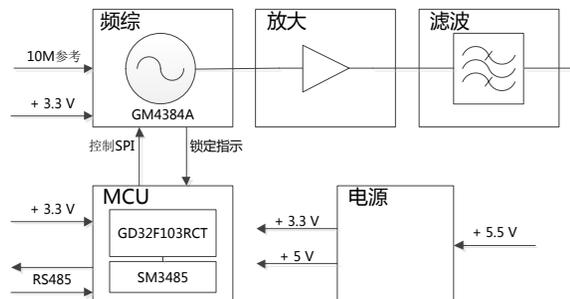


图 1 方案框图

【作者简介】符瑞娇 (1988-), 女, 中国河北衡水人, 本科, 工程师, 从事电子信息工程研究。

2.1 频综电路

频综电路采用 GM4384A 芯片进行设计, GM4384A 是

振芯公司新研制的采用锁相式频率合成技术的芯片，是一款片上集成了 VCO 的小数 / 整数分频频率源芯片，其主要指标如表 1 所示。

表 1 GM4384A 主要指标

特性	条件	极限值			单位
		最小值	典型值	最大值	
输出频率范围 / 带宽	—	0.05	—	4.1	GHz
参考频率	—	—	—	150	MHz
相位噪声	$f_{ref} = 100$ MHz, 输出频率 3 GHz, 频偏 10 kHz	—	-112	—	dBc / Hz
电源电压	—	3.10	3.3	3.47	V
电源电流	—	—	220	—	mA

GM4384A 频综芯片使用 SPI 协议对其内部寄存器进行配置，SPI 最大速率为 20 MHz，MODE0 模式（相位 0，上升沿），三线 SPI（SEN、SLK、SDI）。

2.2 MCU 电路

MCU 电路采用兆易创新的 GD32F103RCT，这是一款基于 Cortex - M3 RISC 内核的 32 位通用微控制器，采用 LQFP64 封装，最高可支持 108 MHz 工作频率，具有 3MB 片上 Flash 内存，高达 96 KB 的 SRAM 内存，芯片接口丰富集成有 51 个 GPIO 接口，10 个 16 位的计时器，1 个

CAN 接口，3 个 12 位 ADC，2 个 12 位的 DAC，3 个 SPI 接口，2 个 I2C 接口，2 个 UART 接口等，功耗低，在休眠模式下功耗将进一步降低^[2]，且开发环境与意法半导体公司的 STM32F103RCT 相同，仅需改动少量程序代码即可实现原位替换，可作为 STM32F103RC 国产化替代的选择，广泛应用于如工业控制，电机驱动，消费电子，掌上设备等方面。

2.3 放大电路、滤波电路、电源电路

由于频综芯片 GM4384A 射频输出电平可以根据寄存器配置在 -7 dBm~2 dBm，并且经过测试当输出电平在 0 dBm 左右杂散指标最好。所以设计频综芯片射频输出电平为 0 dBm，但是不能满足设计大于 10 dBm 的指标要求，因此在射频输出后需要加一次放大。放大器选择 MINI 公司的 SBB 5089 Z，其指标如表 2 所示。

为了抑制二次谐波、三次谐波及高频段杂散，在放大器之后设计了一个滤波器，滤波器选择的是 MINI 公司的 LFCN-1700+，其指标如表 3 所示。

由于供电电压是 +5.5 V，而大部分器件是 +3.3 V 供电或者 +5 V 供电，同时需要对数字器件及模拟器件进行电源隔离，所以需要输入的供电进行二次稳压，稳压器选择 ADI 的 LT1763CS8 系列线性稳压器。对频综芯片、MCU 芯片均选用 LT1763CS8 -3.3 V 芯片，对放大器芯片选用 LT1763CS8 -5 V 芯片，LT1763CS8 芯片指标如表 4 所示。

表 2 SBB 5090 Z 放大器指标

Parameter	Conditions ⁽¹⁾	Min	Typ	Max	Units
Operational Frequency Range		50		6000	MHz
Gain, Small Signal	850 MHz	19.0	20.5	22.0	dB
	1950 MHz	18.3	19.0	21.5	dB
	6000 MHz	14.5	15.5	17.5	dB
Input Return Loss	1950 MHz	10	13		dB
Output Return Loss		10	14		dB
Output P1dB	850 MHz		20.5		dBm
	1950 MHz		19.0	20.0	dBm
Output IP3 ⁽²⁾	850 MHz		38.5		dBm
	1950 MHz	33.0	35.0		dBm
Bandwidth	Minimum 10 dB typical return loss		3000		MHz
Reverse Isolation	1950 MHz		23.3		dB
Noise Figure			3.9	4.9	dB
Device Operating Current, I _c	Pin 3	60	75	92	mA
Thermal Resistance, θ_{jc}	Junction to case		69.9		°C/W

表 3 LFCN - 1700+ 滤波器指标

Parameter	F#	Frequency (MHz)	Min.	Typ.	Max.	Unit	
Pass Band	Insertion Loss	DC-F1	DC-1700	—	—	1.0	dB
	Freq. Cut-Off	F2	2050	—	3.0	—	dB
	VSWR	DC-F1	DC-1700	—	1.2	—	:1
Stop Band	Rejection Loss	F3	2375	20	—	—	dB
		F4-F5	2500-6500	—	30	—	dB
	VSWR	F6	7000	—	20	—	dB
		F3-F6	2375-7000	—	20	—	:1

表 4 LT1763CS8 稳压器指标

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Minimum Operating Voltage	C, I Grade: $I_{LOAD} = 500\text{mA}$ (Notes 3, 11)	●	1.8	2.3	V	
	MP Grade: $I_{LOAD} = 500\text{mA}$ (Notes 3, 11)	●	1.8	2.35	V	
Regulated Output Voltage (Note 4)	LT1763-1.5 $V_{IN} = 2\text{V}, I_{LOAD} = 1\text{mA}$ $2.5\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	1.485	1.5	1.515	V
		●	1.462	1.5	1.538	V
	LT1763-1.8 $V_{IN} = 2.3\text{V}, I_{LOAD} = 1\text{mA}$ $2.8\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	1.782	1.8	1.818	V
		●	1.755	1.8	1.845	V
	LT1763-2.5 $V_{IN} = 3\text{V}, I_{LOAD} = 1\text{mA}$ $3.5\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	2.475	2.5	2.525	V
		●	2.435	2.5	2.565	V
LT1763-3 $V_{IN} = 3.5\text{V}, I_{LOAD} = 1\text{mA}$ $4\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	2.970	3	3.030	V	
	●	2.925	3	3.075	V	
LT1763-3.3 $V_{IN} = 3.8\text{V}, I_{LOAD} = 1\text{mA}$ $4.3\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	3.267	3.3	3.333	V	
	●	3.220	3.3	3.380	V	
LT1763-5 $V_{IN} = 5.5\text{V}, I_{LOAD} = 1\text{mA}$ $6\text{V} < V_{IN} < 20\text{V}, 1\text{mA} < I_{LOAD} < 500\text{mA}$	●	4.950	5	5.050	V	
	●	4.875	5	5.125	V	

3 频率综合器的调试及测试

频率综合器的调试主要由软件调试和硬件调试两部分组成，软件调试主要工作是通过编写程序利用 MCU 的 GPIO 模拟 SPI 配置频率芯片的寄存器。硬件调试主要工作是调试频率芯片的环路参数及衰减，使各项指标满足设计要求^[1]。L 波段频率综合器实物如图 2 所示。

最终测试结果满足设计要求。

①射频输出电平为：15.43 dBm。

②相位噪声：-86.1 dBc / Hz @ 100 Hz；-98.3 dBc / Hz @ 1 kHz；-94.9 dBc / Hz @ 10 kHz；-104.8 dBc / Hz @ 100 kHz。

具体如图 3~ 图 4 所示。

4 结语

对实际测量结果进行分析，该 L 波段频率综合器满足设计要求，并且具有调试量小，结构简单，集成度高的特点。

由于器材采购周期的关系，放大电路、滤波电路、电源电路采用了采购周期短的进口芯片，下一步工作是需要对进口芯片进行国产化替代，放大电路中的放大器预计选用中国电科 13 所的放大器进行替换，滤波电路中滤波器计划选用株洲宏达的 LTCC 滤波器进行原位替换，电源电路计划选用北京迦略的线性稳压芯片进行原位替换，从而实现百分之百国产化。

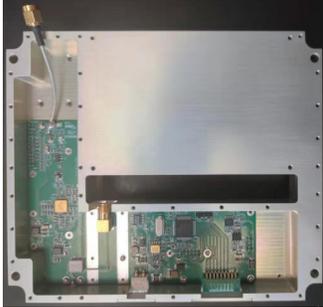


图 2 频率综合器实物图

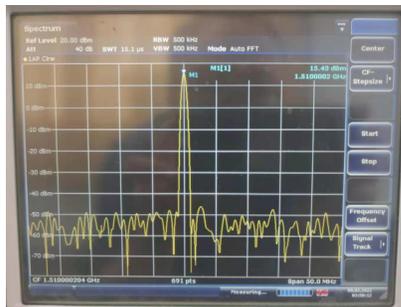


图 3 输出电平测试图

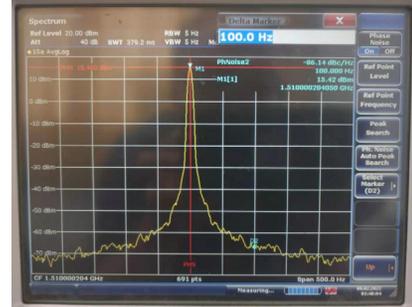


图 4 相位噪声测试图 1

参考文献

- [1] Banerjee D. PLL Performance, Simulation and Design 4 th Edition[J].Sirirajmedj Com, 2006(5).
- [2] GM4384A. DATASHEET[Z].2019.
- [3] GD32F103. DATASHEET. V2.9[Z].2021.